

Politechnika Wrocławska

Technika cyfrowa 2

wykład 10

Katedra Metrologii Elektronicznej i Fotonicznej
Andrzej Stępień



Kontroler DMA

Kontroler DMA sprzętowa realizacja funkcji:

- pobranie danych z urządzenia wejściowego
- wpis danych do pamięci RAM
- inkrementacja adresu pamięci RAM
- dekrementacja liczby przesyłanych bajtów
- określenie końca transmisji danych

W **komputerach PC** kontroler DMA przesyła:

- dane z urządzenia wejściowego do pamięci RAM w czasie **jednego** cyklu maszynowego (*brak mapowania urządzeń we/wy w przestrzeni pamięci*)
- dane z pamięci RAM o adresie addr1 do pamięci RAM o adresie addr2 w czasie **dwóch** cykli maszynowych



Transmisja danych w PC


ELEC 464 : MICROCOMPUTER SYSTEM DESIGN. 1996/97 WINTER SESSION TERM 1

Programowy transfer
512 bajtów z urządzenia o adresie 0x380 do bufora w pamięci RAM:

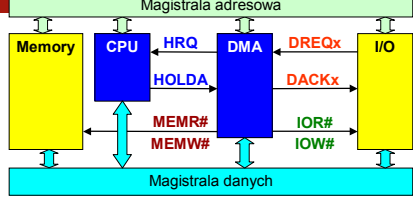
```

przeslij_dane:
    mov     bx, bufor      ; adres pamięci RAM
    mov     cx, 512        ; liczba transmitowanych bajtów
    mov     dx, 380h       ; adres portu

loop:
    in      al, dx          ; odczyt zawartości portu
    mov     [bx], al        ; wpis do pamięci RAM
    inc     bx              ; przygotowanie do kolejnego wpisu
    dec     cx              ; dekrementacja liczby przesyłanych bajtów
    jnz     loop            ; zamknięcie pętli przesyłań
        
```



Kontroler DMA - sygnały



DREQx - żądanie dostępu DMA
DACKx# - potwierdzenie żądania dostępu DMA

HRQ (Hold Request), **HOLDA** (HOLD Acknowledge) - sygnalizacja CPU przez kontroler DMA o początku/końcu zawieszenia dostępu do magistrali sterującej pamięcią

MEMR# (MEMory Read), **MEMW#** (MEMory Write) - dostęp do pamięci


IOR# (Input/Output Read), **IOW#** (Input/Output Write) - dostęp do urządzenia I/O



Analizy

Wg firmy analitycznej DataBeans (www.databeans.net):

- rynek układów 'mixed signal' (układy analogowo-cyfrowe i cyfrowo-analogowe) najszybciej rozwijający się segment rynku półprzewodnikowego
- w roku 2003 przychody zwiększyły się o około 30% i całkowity rynek osiągnął wartość około 2 mld \$
- średnie roczne tempo wzrostu w ciągu 5 lat wyniesie około 15%
- jest to efekt połączenia świata sygnałów analogowych ze światem sygnałów cyfrowych
- główni producenci: Analog Devices, Texas Instruments, Maxim Integrated Products, National Semiconductor - łącznie ponad 70% udziału
- najszybciej rozwijające się segmenty: telekomunikacja i elektronika powszechnego użytku



Parametry przetworników A/C

- metoda przetwarzania analogowo-cyfrowego
- rozdzielczość i dokładność przetwarzania
- czas próbkowania i przetwarzania mierzonego sygnału
- parametry wejściowe: pojemność i rezystancja wejściowa przetwornika
- rezystancja analogowych przełączników determinująca rezystancję źródła mierzonego napięcia
- automatyzacja pomiarów, możliwość wykonania pojedynczego, wielokrotnego pomiaru, z automatem programującym numery kanałów wejściowych i krotność powtarzanych pomiarów
- sposób zapisu wyników przetwarzania, zwłaszcza dla przetworników o rozdzielczości większej od długości słowa maszynowego
- wewnętrzna konstrukcja i wewnętrzne układy wpływające na dokładność przetwarzania
- jakość połączeń na płytce drukowanej, sposób zasilania części analogowej i cyfrowej

Sprzeczności konstrukcyjne

- precyzyjna struktura przetwornika A/C pracująca z napięciami na bardzo małym poziomie, np.:

napięcie wzorcowe V_{REF} [V]	8 bitów [mV]	10 bitów [mV]	12 bitów [μV]	14 bitów [μV]	16 bitów [μV]	24 bity [nV]
5,0	19,6	4,89	1220	306	76,3	298
3,3	12,9	3,23	806	201	50,4	197
2,5	9,77	2,44	610	152	38,1	149
1,8	7,03	1,76	439	110	27,5	107
1,5	5,86	1,47	366	91,6	22,9	89,4
1,2	4,69	1,17	293	73,2	18,3	71,5
0,8	3,12	0,781	195	48,8	12,2	47,7

- szybko działająca struktura cyfrowa z napięciami o poziomie kilka rzędów wyższymi od części analogowej, $V_{CC} = 0,8 \dots 5,5$ V

Odczyt 12-bitowego wyniku przetwarzania (1/2)

lub

MSByte **LSByte**

memory address: **Little Endian** **Big Endian**

N+2 High Byte Low Byte

N+1 Low Byte High Byte

N Low Byte High Byte

N-1 Low Byte High Byte

Odczyt 12-bitowego wyniku przetwarzania (2/2)

ADuC812 (Analog Devices)

channel selection bits: CH_3, CH_2, CH_1, CH_0

channel result: $bit_{11}, bit_{10}, bit_9, bit_8, bit_7, bit_6, bit_5, bit_4, bit_3, bit_2, bit_1, bit_0$

ADCDATAH (MSByte) addr = 0DAh **ADCDAITAL (LSByte) addr = 0D9h**

ADLJST = 0: sign extension of ADC0H.3 if a differential reading otherwise = 0000b

C8051F00x (CYGNAL Integrated Products)

channel result: $bit_{11}, bit_{10}, bit_9, bit_8, bit_7, bit_6, bit_5, bit_4, bit_3, bit_2, bit_1, bit_0$

ADLJST = 1

ADC0H (MSByte) addr = 0BFh **ADC0L (LSByte) addr = 0BEh**

Jak napisać program w C ?

C576 (Philips Semiconductors)

channel result: $bit_9, bit_8, bit_7, bit_6, bit_5, bit_4, bit_3, bit_2, bit_1, bit_0, 0, 0, 0, 0, 0, 0, 0$

ADC0H (MSByte) addr = 0AAh **ADC0L (LSByte) addr = 09Ah**

ADC1H (MSByte) addr = 0ABh **ADC1L (LSByte) addr = 09Bh**

ADC2H (MSByte) addr = 0Ach **ADC2L (LSByte) addr = 09Ch**

ADC5H (MSByte) addr = 0AFh **ADC5L (LSByte) addr = 09Fh**

Sample & Hold

przykład:
N = 12 bitów
 $R_i = 2$ kΩ
 $C_{MAX} = 40$ pF
 $R_s = 10$ kΩ
 $t_{SAMPLE} \geq 4,33$ μs

$V_{CI} = V_S (1 - e^{-\frac{t}{(R_s + R_i) \cdot C_i}})$

$t_s (1/2 \text{ LSB}) = (R_s + R_i) \cdot C_i \cdot \ln(2 \cdot 2^N)$

$< 1/2 \text{ LSB}$

t_{SAMPLE} t_{HOLD} $t_{CONVERSION}$

$\ln(2 \cdot 2^N)$	N
6,24	8
7,62	10
9,01	12
10,40	14
11,76	16
17,33	24

Wymagania Sample & Hold

- programowalny (zmienny) czas próbkowania t_{SAMPLE}
- mała rezystancja wejściowego MPX i kluczy układu S&H
- mała pojemność wejściowa C_i układu S&H
- mała stratność kondensatora pamiętającego C_i
- krótki czas przetwarzania ze względu na upływność kondensatora pamiętającego C_i
- małe prądy wejściowe

Politechnika Wrocławska

MicroConverter ADuC812 Analog Devices (1/3)

- przetwornik A/C:
 - 12-bitowa rozdzielczość
 - 8-kanalów wejściowych
 - czas przetwarzania ok. 5µs (200.000 przetworzeń/s)
- zewnętrzna pamięć danych SRAM (XDATA) o wielkości do 16MBajtów
- wewnętrzny czujnik temperatury

Przykład sterowania przetwornikiem A/C i transmisji DMA:

- wyłączenie zasilania przetwornika A/C
- wpis adresu początkowego tablicy wyników pomiarów do wskaźnika adresu trybu DMA
- prekonfiguracja tablicy wyników w pamięci pomiarów SRAM wg zasady:

addr+1	ADCDATL	wynik pomiaru w kanale CH-ID
addr	CH-ID ADCDATH	

Politechnika Wrocławska

MicroConverter ADuC812 (2/3)

- inicjalizacja trybu DMA:
 - programowanie czasu przetwarzania i włączenie zasilania przetwornika
 - wybór trybu przetwarzania:
 - pojedyncze / seria pomiarów,
 - wyzwalanie wewnętrzne / zewnętrzne
 - start przetwarzania przetwornika A/C
- koniec przetwarzania sygnalizowany przez przerwanie (ORG 33h)
- zależności czasowe:

Przetwarzanie A/C w bieżącym kanale	
Cykli DMA1: zapis wyniku poprzedniego przetwarzania	Cykli DMA2: odczyt numeru kanału do następnego przetwarzania

Politechnika Wrocławska

MicroConverter ADuC812 (3/3)

Stan zewnętrznej pamięci SRAM po wykonaniu serii pomiarów i wpisie wyników pomiarów:

0008	1111	koniec pomiarów
0006	0011	powtórzenie ostatniego sterowania potwierdzenia ważności końca pomiarów brak wyniku pomiaru
0004	ADCDATL ADCDATH	wynik pomiaru w kanale CH#3
0002	ADCDATL ADCDATH	wynik pomiaru temperatury
0000	ADCDATL ADCDATH	wynik pomiaru w kanale CH#2

Politechnika Wrocławska

C515/C517 - koniec przetwarzania

MOV DAPR, #xx

BSY

t_{SAMPLE}

t_{Load int capacitor array}

t_{Conversion}

IADC = 1
Interrupt addr = 43h
IADC must be cleared by software

Result is written into ADDAT

Politechnika Wrocławska

Płytką drukowaną (1/2)

MSP430x4xx Family.
User's Guide. Mixed Signal Products.
SLAU056C, 2003.
Texas Instruments

Digital Power Supply Decoupling

Analog Power Supply Decoupling

Using an External Positive Reference

Using the Internal Reference Generator

Using an External Negative Reference

Politechnika Wrocławska

Płytką drukowaną (2/2)

ATmega8
8-bit with 8K Bytes In-System Programmable Flash
Rev. 2486H-AVR-09/02, 2002.
Atmel Corporation

Analog Noise Canceling Techniques:

- Keep analog signal paths as short as possible. Make sure analog tracks run over the analog ground plane, and keep them well away from high-speed switching digital tracks.
- The AVCC pin on the device should be connected to the digital VCC supply voltage via an LC network.
- Use the ADC noise canceler function to reduce induced noise from the CPU.
- If any ADC port pins are used as digital outputs, it is essential that these do not switch while a conversion is in progress.

Politechnika Wrocławska

ATmega8

ATmega8. 8-bit with 8K Bytes In-System Programmable Flash.
Rev. 2486H-AVR-09/02, 2002, Atmel Corporation

The **ADC** features a **noise canceler** that enables conversion during sleep mode to reduce noise induced from the CPU core and other I/O peripherals. The noise canceler can be used with ADC Noise Reduction and Idle mode. To make use of this feature, the following procedure should be used:

- Make sure that the ADC is enabled and is not busy converting. **Single Conversion mode must be selected and the ADC conversion complete interrupt must be enabled.**
- Enter ADC Noise Reduction mode (or Idle mode). **The ADC will start a conversion once the CPU has been halted.**
- If no other interrupts occur before the ADC conversion completes, the **ADC interrupt will wake up the CPU** and execute the ADC Conversion Complete interrupt routine.

Politechnika Wrocławska

Brak przetwornika A/C (1/4)

$t_1 = -R_2 \cdot C \cdot \ln \frac{V_{REF}}{V_{CC}} = N \cdot t_{CLK}$

$N = -R_2 \cdot C \cdot f_{CLK} \cdot \ln \frac{V_{REF}}{V_{CC}}$

Politechnika Wrocławska

Brak przetwornika A/C (2/4)

$\frac{N_4}{N_2} = \frac{-R_4 \cdot C \cdot f_{CLK} \cdot \ln \frac{V_{REF}}{V_{CC}}}{-R_2 \cdot C \cdot f_{CLK} \cdot \ln \frac{V_{REF}}{V_{CC}}}$

$R_4 = R_2 \cdot \frac{N_4}{N_2}$

Politechnika Wrocławska

Brak przetwornika A/C (3/4)

To get a resolution of N bits, the capacitor C must have a minimum capacity:

$$C > \frac{-2^N}{R_{XMIN} \cdot f_{CLK} \cdot \ln \frac{V_{REFMAX}}{V_{CC}}}$$

f_{CLK} measurement frequency in Hertz
 R_{XMIN} lowest resistance of sensor or reference resistor in Ohms
 V_{REFMAX} maximum value for threshold voltage V_{REF} in Volts

Politechnika Wrocławska

Brak przetwornika A/C (4/4)

MSP430x4xx Family. User's Guide. Mixed Signal Products. SLAU056C, 2003
Texas Instruments

Temperature Measurement System

Politechnika Wrocławska

Wybór przełącznika i komparatora

LM311 (<100nA/115ns)
 LM319 (< 1μA/ 80ns)
 LM613 (< 30nA/ 2μs)
 LM372 (< 5pA/200μs)
 AT89C2051

